

PATENT  
2658-0305P

IN THE U.S. PATENT AND TRADEMARK OFFICE

Applicant: In Duk SONG Conf.: 3363  
Appl. No.: 10/669,371 Group: 2673  
Filed: September 25, 2003 Examiner: B. SHALWALA  
For: LIQUID CRYSTAL DISPLAY PANEL OF LINE-ON  
GLASS TYPE AND METHOD OF FABRICATING  
THE SAME

L E T T E R

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

November 9, 2004

Sir:

Under the provisions of 35 U.S.C. § 119 and 37 C.F.R. § 1.55(a), the applicant(s) hereby claim(s) the right of priority based on the following application(s):

<u>Country</u>	<u>Application No.</u>	<u>Filed</u>
KOREA	10-2002-0078376	December 10, 2002

A certified copy of the above-noted application(s) is(are) attached hereto.

If necessary, the Commissioner is hereby authorized in this, concurrent, and future replies, to charge payment or credit any overpayment to Deposit Account No. 02-2448 for any additional fee required under 37 C.F.R. §§ 1.16 or 1.17; particularly, extension of time fees.

Respectfully submitted,

BIRCH, STEWART, KOLASCH & BIRCH, LLP

By   
James T. Eller, Jr., #39,538

  
JTE/REG:trb  
2658-0305P

P.O. Box 747  
Falls Church, VA 22040-0747  
(703) 205-8000

Attachment(s)

2658, 0305P  
10/669, 371  
9/25/03  
INDUK SONG  
BSKB  
703.205.8000



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출원 번호 : 10-2002-0078376  
Application Number

출원 년 월 일 : 2002년 12월 10일  
Date of Application DEC 10, 2002

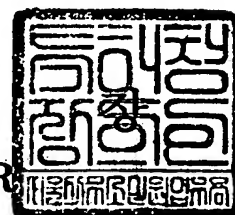
출원인 : 엘지.필립스 엘시디 주식회사  
Applicant(s) LG.PHILIPS LCD CO., LTD.



2003 년 04 월 07 일

특 허 청

COMMISSIONER



## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0001
【제출일자】	2002. 12. 10
【발명의 명칭】	라인 온 글래스형 액정표시패널 및 그 제조방법
【발명의 영문명칭】	LIQUID CRYSTAL DISPLAY PANEL OF LINE ON GLASS TYPE AND METHOD OF FABRICATING THE SAME
【출원인】	
【명칭】	엘지 .필립스 엘시디 주식회사
【출원인코드】	1-1998-101865-5
【대리인】	
【성명】	김영호
【대리인코드】	9-1998-000083-1
【포괄위임등록번호】	1999-001050-4
【발명자】	
【성명의 국문표기】	송인덕
【성명의 영문표기】	SONG, In Duk
【주민등록번호】	661011-1227113
【우편번호】	730-814
【주소】	경상북도 구미시 고아읍 원호6리 449번지 대우아파트 106동 1305호
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 김영호 (인)
【수수료】	
【기본출원료】	20 면 29,000 원
【가산출원료】	2 면 2,000 원
【우선권주장료】	0 건 0 원
【심사청구료】	10 항 429,000 원
【합계】	460,000 원

1020020078376

출력 일자: 2003/4/8

【첨부서류】

1. 요약서·명세서(도면)\_1통

**【요약서】****【요약】**

본 발명은 라인 온 글래스형 신호라인들 간의 신호간섭을 방지할 수 있는 라인 온 글래스형 액정표시패널 및 그 제조 방법을 제공하는 것이다.

본 발명에 따른 라인 온 글래스형 액정표시패널은 액정셀 매트릭스를 갖는 화상표시부와, 상기 화상표시부의 신호라인들을 구동하는 집적회로들에서 필요로 하는 구동신호들을 공급하는 라인 온 글래스형 신호라인들과, 적어도 한 층의 절연막을 사이에 두고 상기 라인 온 글래스형 신호라인들 사이에 형성되는 더미라인을 구비하는 것을 특징으로 한다.

**【대표도】**

도 4

## 【명세서】

## 【발명의 명칭】

라인 온 글래스형 액정표시패널 및 그 제조방법{LIQUID CRYSTAL DISPLAY PANEL OF LINE ON GLASS TYPE AND METHOD OF FABRICATING THE SAME}

## 【도면의 간단한 설명】

도 1은 종래의 라인 온 글래스형 액정표시장치의 구성을 개략적으로 도시한 평면도.

도 2는 도 1에 도시된 라인 온 글래스형 액정패널의 신호라인군을 확대도시한 평면도.

도 3은 도 2에 도시된 라인 온 글래스형 신호라인을 "I-I'"선을 따라 절단하여 도시한 단면도.

도 4는 본 발명의 실시 예에 따른 라인 온 글래스형 액정패널의 신호라인군을 확대 도시한 평면도.

도 5는 도 4에서 선 "II-II'"을 따라 절취한 라인 온 글래스형 신호라인군과 더미 라인을 나타내는 단면도.

도 6은 도 4에서 선 "II-II'"을 따라 절취한 라인 온 글래스형 신호라인군과 더미 라인의 다른 형태를 나타내는 단면도.

< 도면의 주요 부분에 대한 부호의 설명 >

1 : 액정패널      2,66 : 하부기판  
4,82 : 상부기판      6 : 화상표시부  
8 : 데이터 TCP      10 : 데이터 드라이브 IC  
12 : 데이터 PCB      14 : 게이트 TCP  
16 : 게이트 드라이브 IC      18 : 데이터라인  
20 : 게이트라인      22 : 게이트 구동신호 전송군  
24 : 데이터 TCP 입력패드      25 : 데이터 TCP 출력패드  
26,44 : LOG형 신호라인      21,31,70,72 : 절연층  
60 : 더미라인

**【발명의 상세한 설명】**

**【발명의 목적】**

**【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <17>      본 발명은 액정표시패널에 관한 것으로, 특히 라인 온 글래스형 신호라인들 간의 신호간섭을 방지할 수 있는 라인 온 글래스형 액정패널 및 그 제조방법에 관한 것이다.
- <18>      통상의 액정표시장치는 전계를 이용하여 액정의 광투과율을 조절함으로써 화상을 표시하게 된다. 이를 위하여 액정표시장치는 액정셀들이 매트릭스 형태로 배열되어진 액정패널과 이 액정패널을 구동하기 위한 구동회로를 구비한다.
- <19>      액정패널에는 게이트라인들과 데이터라인들이 교차하게 배열되고 그 게이트

라인들과 데이터라인들의 교차로 마련되는 영역에 액정셀들이 위치하게 된다. 이 액정 패널에는 액정셀들 각각에 전계를 인가하기 위한 화소전극들과 공통전극이 마련된다. 화소전극들 각각은 스위칭 소자인 박막트랜지스터(Thin Film Transistor)의 소스 및 드레인 단자들을 경유하여 데이터라인들 중 어느 하나에 접속된다. 박막트랜지스터의 게이트단자는 화소전압신호가 1라인분씩의 화소전극들에게 인가되게 하는 게이트라인들 중 어느 하나에 접속된다.

<20> 구동회로는 게이트라인들을 구동하기 위한 게이트 드라이버와, 데이터라인들을 구동하기 위한 데이터 드라이버와, 게이트 드라이버와 데이터 드라이버를 제어하기 위한 타이밍 제어부와, 액정표시장치에서 사용되는 여러가지의 구동전압들을 공급하는 전원공급부를 구비한다. 타이밍 제어부는 게이트 드라이버 및 데이터 드라이버의 구동 타이밍을 제어함과 아울러 데이터 드라이버에 화소데이터 신호를 공급한다. 전원공급부는 입력 전원을 이용하여 액정표시장치에서 필요하는 공통전압( $V_{com}$ ), 게이트 하이전압( $V_{gh}$ ), 게이트 로우전압( $V_{gl}$ ) 등과 같은 구동전압들을 생성한다. 게이트 드라이버는 스캐닝신호를 게이트라인들에 순차적으로 공급하여 액정패널 상의 액정셀들을 1라인분씩 순차적으로 구동한다. 데이터 드라이버는 게이트라인들 중 어느 하나에 스캐닝신호가 공급될 때마다 데이터라인들 각각에 화소전압신호를 공급한다. 이에 따라, 액정표시장치는 액정셀별로 화소전압신호에 따라 화소전극과 공통전극 사이에 인가되는 전계에 의해 광투과율을 조절함으로써 화상을 표시한다.

<21> 이들 중 액정패널과 직접 접속되는 데이터 드라이버와 게이트 드라이버는 다수개의 IC(Integrated Circuit)들로 집적화된다. 집적화된 데이터 드라이브 IC와 게이트 드라



이브 IC 각각은 TCP(Tape Carrier Package) 상에 실장되어 TAB(Tape Automated Bonding) 방식으로 액정패널에 접속되거나 COG(Chip On Glass) 방식으로 액정패널 상에 실장된다.

<22> 여기서 TCP를 통해 TAB 방식으로 액정패널에 접속되는 드라이브 IC들은 TCP에 접속된 PCB(Printed Circuit Board)의 신호라인들을 통해 외부로부터 입력되는 제어신호들 및 직류전압들을 공급받음과 아울러 상호 접속된다. 상세히 하면, 데이터 드라이브 IC들은 데이터 PCB에 실장된 신호라인들을 통해 직렬 접속됨과 아울러 타이밍 제어부로부터의 제어신호들 및 화소 데이터 신호와 전원공급부로부터의 구동전압들을 공통적으로 공급받는다. 게이트 드라이브 IC들은 게이트 PCB에 실장된 신호라인들을 통해 직렬로 접속됨과 아울러 타이밍 제어부로부터의 제어신호들과 전원공급부로부터의 구동전압들을 공통적으로 공급받게 된다.

<23> COG 방식으로 액정패널에 실장되는 드라이브 IC들은 신호라인들이 액정패널, 즉 하부 글래스 상에 실장되는 라인 온 글래스(Line On Glass; 이하 "LOG"라 함) 방식으로 상호 접속됨과 아울러 타이밍 제어부 및 전원공급부로부터의 제어신호들 및 구동전압들을 공급받게 된다.

<24> 최근에는 드라이브 IC들이 TAB 방식으로 액정패널에 접속되는 경우에도 LOG방식을 채택하여 PCB를 제거함으로써 액정표시장치가 더욱 박형화될 수 있게 하고 있다. 특히 상대적으로 적은 신호라인들을 필요로 하는 게이트 드라이브 IC들에 접속되는 신호라인들을 LOG 방식으로 액정패널 상에 형성함으로써 게이트 PCB를 제거하고 있다. 다시 말하여 TAB 방식의 게이트 드라이브 IC들은 액정패널의 하부 글래스 상에 실장되는 신호라인들을 통해 직렬로 접속됨과 아울러 제어신호들 및 구동전압신호들(이하, 게이트 구동신호들이라 함)을 공통적으로 공급받게 된다.

<25> 실제로, LOG형 신호라인들을 이용하여 게이트 PCB를 제거한 액정표시장치는 도 1에 도시된 바와 같이 액정패널(1)과, 액정패널(1)과 데이터 PCB(12) 사이에 접속되어진 다수개의 데이터 TCP들(8)과, 액정패널(1)의 다른 측에 접속되어진 다수개의 게이트 TCP들(14)과, 데이터 TCP들(8) 각각에 실장되어진 데이터 드라이브 IC(10)들과, 게이트 TCP들(14) 각각에 실장되어진 게이트 드라이브 IC들(16)을 구비한다.

<26> 액정패널(1)은 각종 신호라인들과 함께 박막트랜지스터 어레이가 형성된 하부기판(2)과, 칼라필터 어레이가 형성된 상부기판(4)과, 하부기판(2)과 상부기판(4) 사이에 주입된 액정을 포함한다. 이러한 액정패널(1)에는 게이트라인들(20)과 데이터라인들(18)의 교차영역마다 마련되는 액정셀들로 구성되어 화상을 표시하는 화상표시영역(21)이 마련된다. 화상표시영역(21)의 외곽부에 위치하는 하부기판(2) 외곽영역에는 데이터라인(18)으로부터 신장되어진 데이터 패드들과, 게이트라인(20)으로부터 신장되어진 게이트 패드들이 위치하게 된다. 또한, 하부기판(2)의 외곽영역에는 게이트 드라이브 IC(16)에 공급되는 게이트 구동신호들을 전송하기 위한 LOG형 신호라인군(26)이 위치하게 된다.

<27> 데이터 TCP(8)에는 데이터 드라이브 IC(10)가 실장되고, 그 데이터 드라이브 IC(10)와 전기적으로 접속된 입력패드들(24) 및 출력패드들(25)이 형성된다. 데이터 TCP(8)의 입력패드들(24)은 데이터 PCB(12)의 출력패드들과 전기적으로 접속되고, 출력패드들(25)은 하부기판(2) 상의 데이터패드들과 전기적으로 접속된다. 특히 첫번째 데이터 TCP(8)는 하부기판(2) 상의 LOG형 신호라인군(26)에 전기적으로 접속되는 게이트 구동신호 전송군(22)이 추가적으로 형성된다. 이 게이트 구동신호 전송군(22)은 데이터

PCB(12)를 경유하여 타이밍 컨트롤러 및 전원공급부로부터 공급되는 게이트 구동신호들을 LOG형 신호라인군(26)에 공급한다.

<28> 데이터 드라이브 IC들(10)은 디지털 신호인 화소데이터 신호를 아날로그 신호인 화소전압신호로 변환하여 액정패널 상의 데이터라인들(18)에 공급한다.

<29> 게이트 TCP(14)에는 게이트 드라이브 IC(16)가 실장되고, 그 게이트 드라이브 IC(16)와 전기적으로 접속된 게이트 구동신호 전송라인군(28) 및 출력패드들(30)이 형성된다. 게이트신호전송라인군(28)은 하부기판(2) 상의 LOG 신호라인군(26)과 전기적으로 접속되고, 출력패드들(30)은 하부기판(2) 상의 게이트패드들과 전기적으로 접속된다.

<30> 게이트 드라이브 IC들(16)은 입력 제어신호들에 응답하여 스캐닝신호, 즉 게이트 하이전압 신호(VGH)를 게이트라인들(20)에 순차적으로 공급한다. 또한 게이트 드라이브 IC(16)들은 게이트 하이전압 신호(VGH)가 공급되는 기간을 제외한 나머지 기간에는 게이트 로우전압 신호(VGL)를 게이트라인들에 공급한다.

<31> LOG형 신호라인군(26)은 도 2에 도시된 바와 같이 게이트 하이전압 신호(VGH), 게이트 로우전압 신호(VGL), 공통전압 신호(VCOM), 그라운드 전압신호(GND), 전원 전압신호(VCC)와 같이 전원공급부로부터 공급되는 직류전압신호들과 게이트 스타트 펄스(GSP), 게이트 쉬프트 클럭신호(GSC), 게이트 이네이블 신호(GOE)와 같이 타이밍 제어부로부터 공급되는 게이트 제어신호들 각각을 공급하는 신호라인들로 구성된다. 또한, LOG형 신호라인군(26)은 데이터신호가 공급되는 데이터 패드들과 함께 데이터 TCP(8)와 접속되는 LOG형 데이터패드군(32)과, 게이트신호가 공급되는 게이트 패드들과 함께 게이트 TCP(14)와 접속되는 LOG형 게이트 패드군(34)을 포함한다.

<32> 이러한 LOG형 액정패널의 LOG형 신호라인들(26)은 도 3에 도시된 바와 같이 하부기판(2) 상에 게이트 금속으로 형성된다. 즉, LOG형 신호라인들(26)은 게이트라인들(20) 형성시 게이트라인들(20)과 동일한 금속으로 동시에 증착되어 패터닝된다. 예를 들어, LOG형 신호라인들(26)은 AlNd 등과 같은 게이트금속이 이용된다.

<33> 종래 액정표시장치의 LOG형 신호라인들(26)은 하부기판의 한정된 가장자리 영역에 동일금속으로 인접하게 형성된다. 이에 따라, LOG형 신호라인들은 상대적으로 큰 라인 저항과 기생캐패시터를 포함하게 되어 높은 임피던스를 가지게 된다. 이 결과, LOG형 신호라인들(26) 사이에서 신호간섭 및 전자기적 차폐(Electro Magnetic Interference ; 이하 "EMI"라 함)가 발생하게 된다. 이로 인해 LOG형 신호라인들(26)을 통해 게이트 드라이브 IC(16)에 공급되는 게이트신호들의 신호왜곡이 발생하는 문제점이 있다.

#### 【발명이 이루고자 하는 기술적 과제】

<34> 따라서, 본 발명의 목적은 라인 온 글래스형 신호라인들 간의 신호간섭 및 전자기적 차폐현상을 방지할 수 있는 라인 온 글래스형 액정표시패널 및 그 제조 방법을 제공하는 것이다.

#### 【발명의 구성 및 작용】

<35> 상기 목적을 달성하기 위하여, 본 발명에 따른 라인 온 글래스형 액정표시패널은 액정셀 매트릭스를 갖는 화상표시부와, 상기 화상표시부의 신호라인들을 구동하는 집적 회로들에서 필요로 하는 구동신호들을 공급하는 라인 온 글래스형 신호라인들과, 적어도

한 층의 절연막을 사이에 두고 상기 라인 온 글래스형 신호라인들 사이에 형성되는 더미라인을 구비하는 것을 특징으로 한다.

<36> 상기 더미라인은 공통전압을 전송하는 것을 특징으로 한다.

<37> 상기 더미라인은 그라운드전압 전송하는 것을 특징으로 한다.

<38> 상기 목적을 달성하기 위하여, 본 발명에 따른 라인 온 글래스형 액정표시패널의 제조방법은 화상표시부의 외곽영역에 다수개의 라인 온 글래스형 신호라인을 형성하는 단계와, 상기 라인 온 글래스형 신호라인들을 덮도록 적어도 한 층의 절연막을 형성하는 단계와, 상기 적어도 한 층의 절연막 상에 상기 라인 온 글래스형 신호라인들 사이에 위치하도록 더미라인을 형성하는 단계를 포함하는 것을 특징으로 한다.

<39> 상기 더미라인은 공통전압을 전송하는 것을 특징으로 한다.

<40> 상기 더미라인은 그라운드전압을 전송하는 것을 특징으로 한다.

<41> 상기 액정표시패널의 제조방법은 상기 화상표시부의 하부기판 상에 게이트라인들과 데이터라인들의 교차부에 박막트랜지스터를 형성하는 단계와, 상기 박막트랜지스터와 접속되는 화소전극을 형성하는 단계를 추가로 포함하는 것을 특징으로 한다.

<42> 상기 라인 온 글래스형 신호라인은 상기 게이트라인과 동일금속으로 형성되는 것을 특징으로 한다.

<43> 상기 더미라인은 상기 데이터라인과 동일금속으로 형성되는 것을 특징으로 한다.

<44> 상기 더미라인은 상기 화소전극과 동일금속으로 형성되는 것을 특징으로 한다.

<45> 상기 목적 외에 본 발명의 다른 목적 및 이점들은 첨부 도면을 참조한 본 발명의 바람직한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

- <46> 이하, 본 발명의 바람직한 실시 예를 도 4 내지 도 6을 참조하여 이를 설명하기로 한다.
- <47> 도 4는 본 발명의 실시 예에 따른 LOG형 액정패널에서 LOG형 신호라인군을 확대 도시한 평면도이다.
- <48> 도 4를 참조하면, 본 발명에 따른 LOG형 액정표시패널은 LOG형 신호라인군(44)과, LOG형 신호라인군(44) 사이에 형성되는 적어도 하나 이상의 더미라인(60)을 구비한다.
- <49> LOG형 액정표시패널은 각종 신호라인들과 함께 박막트랜지스터 어레이가 형성된 하부기판(66)과, 칼라필터 어레이가 형성된 상부기판(82)과, 하부기판(66)과 상부기판(82) 사이에 주입된 액정을 포함한다. 이러한 액정표시패널에는 게이트라인들(GL)과 데이터라인들(DL)의 교차영역마다 액정셀들로 구성되어 화상을 표시하는 화상표시영역이 마련된다. 화상표시영역의 외곽부에 위치하는 하부기판(66) 외곽영역에는 데이터라인(DL)으로부터 신장되는 데이터 패드들(50)과, 게이트라인(GL)으로부터 신장되는 게이트 패드들(48)이 위치하게 된다. 또한, 하부기판(42)의 외곽영역에는 게이트 드라이브 IC에 공급되는 게이트 구동신호들을 전송하기 위한 LOG형 신호라인군(44)이 위치하게 된다. 또한, 하부기판(66)의 외곽영역에는 데이터신호가 공급되는 데이터 패드들(50)과 함께 제1 데이터 TCP(도시하지 않음)와 접속되는 LOG형 데이터패드군(52)과, LOG형 데이터패드군(52) 사이에 위치하는 제1 더미패드군(56)과, 게이트신호가 공급되는 게이트 패드들(48)과 함께 게이트 TCP(도시하지 않음)와 접속되는 LOG형 게이트패드군(54)과, LOG형 게이트패드군(54) 사이에 위치하는 제2 더미패드군(58)이 위치하게 된다.
- <50> LOG형 신호라인군(44)은 게이트 하이전압 신호(VGH), 게이트 로우전압 신호(VGL), 공통전압 신호(VCOM), 그라운드 전압신호(GND), 전원 전압신호(VCC)와 같이 전원공급부

로부터 공급되는 직류전압신호들과 게이트 스타트 펄스(GSP), 게이트 쉬프트 클럭신호(GSC), 게이트 이네이블 신호(GOE)와 같이 타이밍 제어부로부터 공급되는 게이트 제어신호들 각각을 공급하는 신호라인들로 구성된다.

<51> 더미라인(60)은 제1 더미패드군(56)과 제2 더미패드군(58)과 사이에 접속된다. 이 더미라인(60)은 LOG형 신호라인군(44) 사이에 액정셀(C1c) 구동시 기준전압이 되는 공통전압(VCOM)을 공급하는 공통전압신호(EVCOM)라인 또는 그라운드전압(GND)을 공급하는 그라운드 전압신호(EGND)라인으로 형성된다. 이러한 더미라인(60)은 도 5 및 도 6에 도시된 바와 같이 적어도 한층의 절연막을 사이에 두고 LOG형 신호라인(44)과 다른 층에 형성된다. 즉, 더미라인(60)은 도 5에 도시된 바와 같이 게이트절연막(70)을 사이에 두고 LOG형 신호라인군(44) 사이에 데이터금속층으로 형성되거나 도 6에 도시된 바와 같이 게이트절연막(70)과 보호막(72)을 사이에 두고 LOG형 신호라인군(44) 사이에 투명금속층으로 형성된다.

<52> 한편, LOG형 신호라인군(44) 중 공통전압을 공급하는 공통전압신호(VCOM)라인 및 더미라인(60) 중 공통전압을 공급하는 공통전압신호라인(EVCOM) 중 적어도 어느 하나는 Ag 도트(80)를 통하여 상부기판(82) 상에 전면 증착된 공통전극에 공통전압신호를 공급한다.

<53> 이와 같이, 더미라인들(60)은 적어도 한 층의 절연막을 사이에 두고 LOG형 신호라인군(44) 사이에 형성된다. 이에 따라, 더미라인들(60)과 LOG형 신호라인군(44) 사이에는 캐패시터(C)가 형성된다. 이렇게 더미라인들(60)이 LOG형 신호라인군(44)과 캐패시터(C)를 형성하여 LOG형 신호라인군(44)으로부터의 고주파 성분인 EMI 신호를 바이패스 시킴으로써 EMI가 현저히 감소하게 되며 신호간섭을 방지할 수 있다.

<54> 도 5는 본 발명에 따른 LOG형 신호라인군과 더미라인들을 나타내는 도면으로써, 이를 참조하여 LOG형 신호라인군과 더미라인들과 하부기판의 박막트랜지스터 어레이 제조 공정을 설명하면 다음과 같다.

<55> 하부기판(42) 상에 게이트금속이 증착된 후 패터닝됨으로써 박막트랜지스터의 게이트전극, 게이트라인들, 게이트패드들을 포함하는 게이트패턴과 함께 LOG형 신호라인군(44)과 제2 더미패드가 형성된다. 그 다음, 이들을 전면 덮도록 제1 절연물질이 전면 증착됨으로써 게이트절연막(70)이 형성된다. 이 게이트절연막(70) 상에 제1 및 제2 반도체층이 증착된 후 패터닝됨으로써 박막트랜지스터의 활성층 및 오믹접촉층이 형성한다. 이어서, 하부기판(42) 상에 데이터금속층이 증착된 후 패터닝됨으로써 박막트랜지스터의 소스전극, 드레인전극, 데이터라인들, 데이터패드들과 함께 더미라인(60)이 형성된다. 그런 다음, 이들을 전면 덮도록 제2 절연물질이 전면 증착되어 패터닝됨으로써 접촉홀을 갖는 보호막(72)이 형성된다. 마지막으로 보호막(72) 상에 투명도전성물질이 증착된 후 패터닝됨으로써 화소전극이 형성된다.

<56> 도 6은 본 발명에 따른 LOG형 신호라인군과 더미라인들의 다른 형태를 나타내는 도면으로써, 이를 참조하여 LOG형 신호라인군과 더미라인들과 하부기판의 박막트랜지스터 어레이 제조공정을 설명하면 다음과 같다.

<57> 하부기판(42) 상에 게이트금속층이 증착된 후 패터닝됨으로써 박막트랜지스터의 게이트전극, 게이트라인들, 게이트패드들을 포함하는 게이트패턴과 함께 LOG형 신호라인들(44)과 제2 신호간섭방지패드를 형성한다. 그 다음, 이들을 전면 덮도록 제1 절연물질을 전면 증착하여 게이트절연막(70)이 형성된다. 게이트절연막(70) 상에 제1



및 제2 반도체층이 증착된 후 패터닝됨으로써 박막트랜지스터의 활성층 및 오믹접촉층이 형성한다. 이어서, 하부기판(42) 상에 데이터금속층이 증착된 후 패터닝됨으로써 박막트랜지스터의 소스전극, 드레인전극, 데이터라인들, 데이터패드들이 형성된다. 그런 다음, 이들을 전면 덮도록 제2 절연물질이 전면 증착되어 패터닝됨으로써 접촉홀을 갖는 보호막(72)이 형성된다. 마지막으로 보호막(72) 상에 투명도전물질이 증착된 후 패터닝됨으로써 화소전극과 함께 더미라인(60)이 형성된다.

#### 【발명의 효과】

<58> 상술한 바와 같이, 본 발명에 따른 LOG형 액정표시패널은 LOG형 신호라인군 사이에 공통전압 또는 그라운드전압신호를 전송하는 더미라인이 형성된다. 이 더미라인에 의해 LOG형 신호라인간의 신호간섭 및 EMI현상이 방지된다. 이에 따라, LOG형 신호라인을 통해 게이트 드라이브 IC에 공급되는 구동신호의 왜곡을 방지할 수 있다.

<59> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

**【특허청구범위】****【청구항 1】**

액정셀 매트릭스를 갖는 화상표시부와,

상기 화상표시부의 신호라인들을 구동하는 집적회로들에서 필요로 하는 구동신호들을 공급하는 라인 온 글래스형 신호라인들과,

적어도 한 층의 절연막을 사이에 두고 상기 라인 온 글래스형 신호라인들 사이에 형성되는 더미라인을 구비하는 것을 특징으로 하는 액정표시패널.

**【청구항 2】**

제 1 항에 있어서,

상기 더미라인은 공통전압을 전송하는 것을 특징으로 하는 라인 온 글래스형 액정표시패널.

**【청구항 3】**

제 1 항에 있어서,

상기 더미라인은 그라운드전압 전송하는 것을 특징으로 하는 라인 온 글래스형 액정표시패널.

**【청구항 4】**

화상표시부의 외곽영역에 다수개의 라인 온 글래스형 신호라인을 형성하는 단계와,

상기 라인 온 글래스형 신호라인들을 덮도록 적어도 한 층의 절연막을 형성하는 단계와,

상기 적어도 한 층의 절연막 상에 상기 라인 온 글래스형 신호라인들 사이에 위치하도록 더미라인을 형성하는 단계를 포함하는 것을 특징으로 하는 라인 온 글래스형 액정표시패널의 제조방법.

**【청구항 5】**

제 4 항에 있어서,

상기 더미라인은 공통전압을 전송하는 것을 특징으로 하는 라인 온 글래스형 액정 표시패널의 제조방법.

**【청구항 6】**

제 4 항에 있어서,

상기 더미라인은 그라운드전압을 전송하는 것을 특징으로 하는 라인 온 글래스형 액정표시패널의 제조방법.

**【청구항 7】**

제 4 항에 있어서,

상기 화상표시부의 하부기판 상에 게이트라인들과 데이터라인들의 교차부에 박막 트랜지스터를 형성하는 단계와,

상기 박막트랜지스터와 접속되는 화소전극을 형성하는 단계를 추가로 포함하는 것을 특징으로 하는 액정표시패널의 제조방법.

**【청구항 8】**

제 7 항에 있어서,

상기 라인 온 클래스형 신호라인은 상기 게이트라인과 동일금속으로 형성되는 것을 특징으로 하는 액정표시패널의 제조방법.

【청구항 9】

제 8 항에 있어서,

상기 더미라인은 상기 데이터라인과 동일금속으로 형성되는 것을 특징으로 하는 액정표시패널의 제조방법.

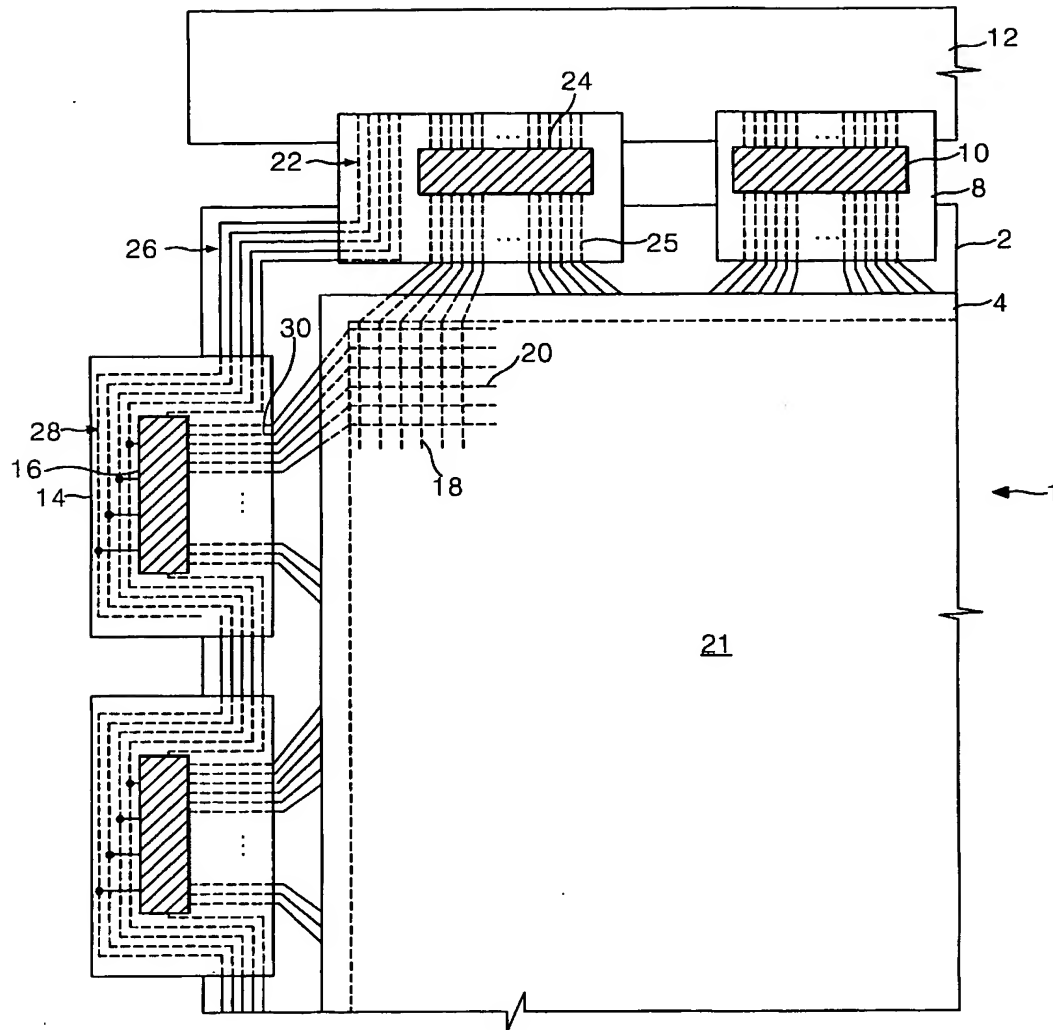
【청구항 10】

제 8 항에 있어서,

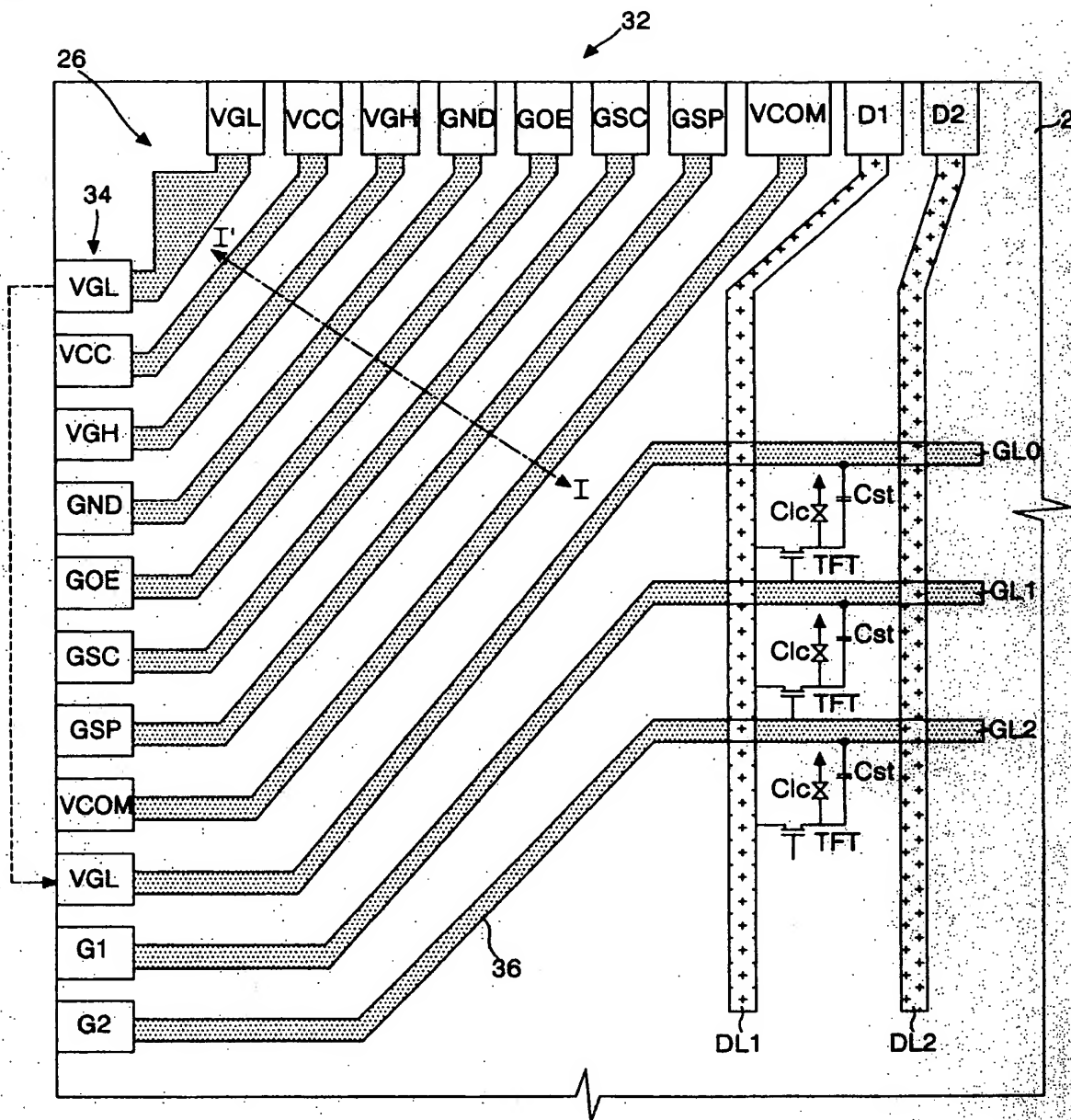
상기 더미라인은 상기 화소전극과 동일금속으로 형성되는 것을 특징으로 하는 액정표시패널의 제조방법.

## 【도면】

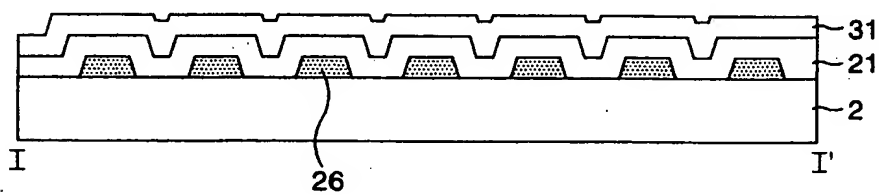
【도 1】



【도 2】



【도 3】





【도 6】

